

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-007370
 (43)Date of publication of application : 10.01.1995

(51)Int.CI. H03H 9/64
 H03H 9/145

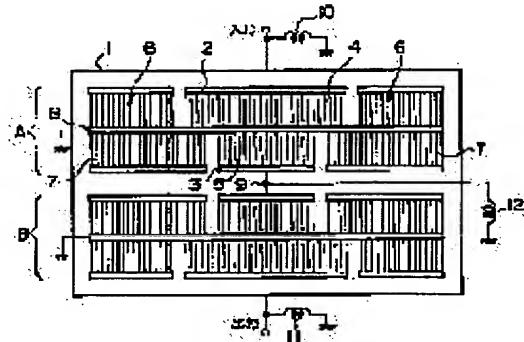
(21)Application number : 05-147384 (71)Applicant : TOSHIBA CORP
 TOSHIBA ELECTRON ENG CORP
 (22)Date of filing : 18.06.1993 (72)Inventor : TAKASE MOTOYOSHI
 MISHIMA NAOYUKI

(54) MULTISTAGE CONNECTION SURFACE ACOUSTIC WAVE MULTIPLE MODE FILTER

(57)Abstract:

PURPOSE: To convert an out-band level to a high frequency attenuation amount by making capacity coupling between IDTs small, and also, to suppress an increase of an insertion loss as little as possible.

CONSTITUTION: Plural pieces of multiple mode filters constituted by arranging adjacently a piezoelectric substrate 1, and a first and a second resonators 2, 3 consisting of IDTs 4, 5 and reflectors 6, 7 provided on this piezoelectric substrate and allowing them to be subjected to sound coupling are multistage-connected, and to its multistage connecting part, an input terminal part and an output terminal part, inductances 10, 11 and 12 are connected in parallel, respectively. The IDTs of the above mentioned first resonator 2 and second resonator 3 have each different logarithm.



LEGAL STATUS

[Date of request for examination] 27.10.1999
 [Date of sending the examiner's decision of rejection] 08.01.2002
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 3654920
 [Date of registration] 11.03.2005
 [Number of appeal against examiner's decision of rejection] 2002-01904
 [Date of requesting appeal against examiner's decision of rejection] 07.02.2002
 [Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-7370

(43)公開日 平成7年(1995)1月10日

(51)Int.Cl. ⁶ H 03 H 9/64 9/145	識別記号 Z 7259-5 J Z 7259-5 J	序内整理番号 F I	技術表示箇所
--------------------------------------------------	----------------------------------	---------------	--------

審査請求 未請求 請求項の数1 O.L (全5頁)

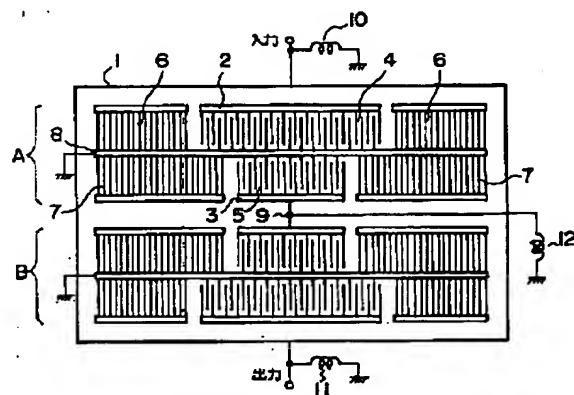
(21)出願番号 特願平5-147384	(71)出願人 000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日 平成5年(1993)6月18日	(71)出願人 000221339 東芝電子エンジニアリング株式会社 神奈川県川崎市川崎区日進町7番地1
	(72)発明者 高瀬 素義 神奈川県川崎市川崎区日進町7番地1 東 芝電子エンジニアリング株式会社内
	(72)発明者 三島 直之 神奈川県川崎市幸区堀川町72 株式会社東 芝堀川町工場内
	(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 多段接続弾性表面波多重モードフィルタ

(57)【要約】

【目的】 IDT間の容量結合を小さくして対域外レベルを高減衰量化するとともに、挿入損失の増加も極力抑える。

【構成】 圧電基板と、この圧電基板上に設けられたIDTと反射器とからなる第1および第2の共振器を近接配置させ音響結合させた多重モードフィルタを複数個多段接続し、その多段接続部、入力端子部および出力端子部にインダクタンスをそれぞれ並列接続してなる多段接続弾性表面波多重モードフィルタにおいて、前述の第1の共振器と第2の共振器とのIDTが異なった対数を有する。



【特許請求の範囲】

【請求項 1】 圧電基板と、この圧電基板上に設けられたインターデジタル電極と反射器とからなる第 1 および第 2 の共振器を近接配置させ音響結合させた多重モードフィルタを複数個多段接続し、前記多段接続部、入力端子部および出力端子部にインダクタンスをそれぞれ並列接続してなる多段接続弹性表面波多重モードフィルタにおいて、

前記第 1 の共振器と第 2 の共振器とのインターデジタル電極が異なった対数を有することを特徴とする多段接続弹性表面波多重モードフィルタ。

【発明の詳細な説明】

【0 0 0 1】

【産業上の利用分野】 本発明は多段接続弹性表面波多重モードフィルタに係わり、とくにその帯域外減衰量の改善に関する。

【0 0 0 2】

【従来の技術】 弹性表面波フィルタは、圧電基板上に形成されたインターデジタル電極（以下、IDTと略称する）に電気信号を印加し、これを弹性表面波に変換して基板上を伝搬させ、受信用 IDT に到達した弹性表面波を再度電気信号に変換する構成となっている。とくに、水晶基板上に形成された IDT の両側に反射器を備えた弹性表面波多重モードフィルタは、周波数温度特性に優れ、共振器構造のためエネルギーを内部に閉じ込め、低損失化を比較的容易に実現できる。

【0 0 0 3】 従来の弹性表面波多重モードフィルタを図 6 に示す構成図により説明する。水晶基板 1 の主面上に IDT 4 と、その両側に配置した反射器 6 からなる共振器 2 と、同様に IDT 5 と、その両側に配置した反射器 7 から構成された共振器 3 とを近接配置させる。さらに、共振器 2 および 3 を共通のアースライン 8 を介して接続し多重モードフィルタとする。このとき、共通のアースライン 8 に対して対称な対称モード (a) と反対称な反対称モード (b) とが励振される。この2つの導波路モードは励振周波数が異なっているため、音響的に結合させることにより、2つのモードの励振周波数間を通過域とするバンドパスフィルタを形成することができる。通常、帯域外減衰量を確保するため、多段接続される場合が多く、多重モードフィルタ A、B を接続ライン 9 により接続して構成する。ここで、多重モードフィルタの帯域幅を考えると、2つのモードの周波数差により決定され、フィルタの比帯域幅で考えると、 $BW/f_0 = 0.06\%$ （ここで、 f_0 は中心周波数、 BW は帯域幅を表す。）が限界である。これ以上のモード間周波数差ではモードの結合力が弱く、フィルタの通過帯域を形成できない。これは共振器の容量比に依存するもので、比帯域幅 0.06% 以上を実現するためには共振器の静電容量を小さくする工夫が必要となる。一つの方法として共振器の各端子に並列にインダクタンスを接続し、静電容量を

10

20

30

40

50

見掛け上、小さくする方法がある。図 6 の入力端子、出力端子に 10、11 の並列インダクタンスを接続し、さらに段間接続ライン 9 にもインダクタンス 12 を並列接続した構成とすることにより、通過帯域幅を広げることができる。

【0 0 0 4】 多重モードフィルタの等価回路は図 2 のように表され、対称モードを決める L_s 、 C_s の共振アームと反対称モードを決める L_a 、 C_a の共振アームを変整器により結合させる。さらに IDT の静電容量 C_0 が並列に入る。モード間周波数差が広い場合（比帯域幅 0.06% 以上のフィルタ）、入力に L_a 、出力に L_b 、また段間部分に L_c のインダクタンスを並列に挿入して 2 つのモードを結合させる。

【0 0 0 5】

【発明が解決しようとする課題】 しかしながら、上述の多重モードフィルタは以下のようないわゆる問題がある。1つの多重モードフィルタは、そのフィルタを形成する第 1 の共振器と、第 2 の共振器、それぞれの IDT 間に水晶基板を介して静電容量が結合する。この静電容量は図 2 の等価回路中で表現すると C_{ll} で表される。その結果、段間部分にインピーダンス調整用 L_c のインダクタンスを並列に挿入すると、段間接続部分にインダクタンスを接続しない場合の多重モードフィルタの特性に、 C_{ll} によって生じる $L-C$ 並列共振特性がかぶさる形になる。このような多段接続弹性表面波多重モードフィルタの周波数特性の関係を図 3 に示す。図 3 において、特性曲線 (III) は段間接続部分にインダクタンスを接続しない場合の多重モードフィルタの特性を示し、特性曲線 (II) は段間接続部分に L_c のインダクタンスを並列に挿入した多重モードフィルタの特性を示す。このようにインダクタンスを挿入することにより、通過帯域幅を広げることができる一方、帯域外減衰量特性が悪くなる。

【0 0 0 6】 $L-C$ 並列共振特性に影響する C_{ll} は IDT 対数に依存しており、IDT 対数が多くなると C_{ll} も大きくなるので、IDT 対数が多くなるにつれ帯域外レベルも悪くなってくる。図 4、図 5 は IDT 対数を変えた場合の多重モードフィルタの帯域外減衰量、挿入損失の変化の様子を実験にて求めた結果である。図 4 および図 5 より、IDT 対数を減少させると帯域外減衰量は抑制されるが、挿入損失は逆に増加する。挿入損失の増加は IDT 対数を少なくすることにより引き起こされる多重モードフィルタの高インピーダンス化が一つの要因であり、外部回路とのインピーダンス整合がとりにくく、ミスマッチング量が大きくなるためではないかと考えられる。

【0 0 0 7】 このように、IDT 対数を少なくすることにより基板内部に介在する IDT 間の容量結合を小さくさせ、高減衰量化を図ろうとすると、多重モードフィルタのインピーダンスが高くなり、外部回路との整合が困難になる。このことは通過域内の挿入損失を増加させる

要因となり、多重モードフィルタの特性上大きな問題となる。

【0008】本発明はこのような課題に対処するためになされたもので、IDT間の容量結合を小さくして対域外レベルを高減衰量化するとともに、挿入損失の増加も極力抑えた多段接続弾性表面波多重モードフィルタを提供することを目的としている。

【0009】

【課題を解決するための手段】本発明の多段接続弾性表面波多重モードフィルタは、圧電基板と、この圧電基板上に設けられたIDTと反射器とからなる第1および第2の共振器を近接配置させ音響結合させた多重モードフィルタを複数個多段接続し、その多段接続部、入力端子部および出力端子部にインダクタンスをそれぞれ並列接続してなる多段接続弾性表面波多重モードフィルタにおいて、前述の第1の共振器と第2の共振器とのIDTが異なる対数を有することを特徴とする。

【0010】本発明に係わる多重モードフィルタを構成する第1の共振器と第2の共振器とのIDTの対数は異なるが、その組み合わせは種々の組み合わせをすることができる。とくに、入力側の多重モードフィルタにおいて、入力側である第1の共振器(第1のトラック)のIDTの対数を、入力側と反対側にある第2の共振器(第2のトラック)のIDTの対数よりも多くすることが好ましい組み合わせである。また多重モードフィルタ同士は鏡面対称となるように多段接続することが好ましい。このような組み合わせ、接続とすることにより挿入損失をより減らすことができる。なお、多重モードフィルタを構成する反射器の格子状の形は、第1の共振器と第2の共振器において対称であっても非対称であってもよい。

【0011】多重モードフィルタ同士の多段接続は、2段のみならず3段以上の構成とすることもできる。

【0012】本発明に使用できる圧電性基板は弾性表面波を利用できるSTカット水晶基板、回転Y板Z伝搬の水晶のように横波の変位を持つSSBW(Surface Skimming Bulk Wave)または基板表面に振動を与えることによって生じるSTW(Surface Transverse Wave)等を使用することができる。

【0013】

【作用】対数の多いIDTを有する共振器におけるIDT対数をN₁対、対数の少ないIDTを有する共振器におけるIDT対数をN₂対とすると、IDT間の容量結合は対数の少ないN₂で決定され、帯域外レベルはN₂に対応した特性となる。一方インピーダンスはN₁同士の場合よりも小さくなり、挿入損失としてはN₁のとき

の挿入損失と、N₂同士の挿入損失のほぼ中間程度に抑えられる。これにより、インピーダンス不整合等によって招かれる挿入損失の増加を極力抑えつつ帯域外減衰量が改善され良好な特性を有する多段接続弾性表面波多重モードフィルタが得られる。

【0014】

【実施例】以下、この発明の実施例を図面を参照して説明する。

実施例1

実施例1の多段接続弾性表面波多重モードフィルタを図1に示す。STカット水晶基板1を用い、中心周波数f₀=250MHz、比帯域幅0.14%の多段接続弾性表面波多重モードフィルタを作製する。水晶基板1上に第1の共振器2と第2の共振器3とを近接配置し、多重モードフィルタAを構成する。ここで第1の共振器2を構成するIDT対数を150対、第2の共振器3を構成するIDT対数を100対とした。さらに2段目の多重モードフィルタBを多重モードフィルタAと同一構造で作製し、多重モードフィルタAと多重モードフィルタBとが接続部分に對して鏡面対称となるように相互に接続線9により接続し多段構成とした。このとき、モード間周波数差が広い場合を考えているので、入力、出力、段間接続部にインピーダンス調整用インダクタンス10、11、12を並列接続させ実施例1の多段接続弾性表面波多重モードフィルタを得た。

【0015】得られた多段接続弾性表面波多重モードフィルタの挿入損失と帯域外減衰量を測定した。その結果を表1に示す。また周波数特性の関係を図3に特性曲線(I)として示す。

【0016】比較例1

第1の共振器2を構成するIDT対数を150対、第2の共振器3を構成するIDT対数を150対とする以外は実施例1と同一の材料、構成により多段接続弾性表面波多重モードフィルタを得た。得られた多段接続弾性表面波多重モードフィルタの挿入損失と帯域外減衰量を測定した。その結果を表1に示す。

【0017】比較例2

第1の共振器2を構成するIDT対数を100対、第2の共振器3を構成するIDT対数を100対とする以外は実施例1と同一の材料、構成により多段接続弾性表面波多重モードフィルタを得た。得られた多段接続弾性表面波多重モードフィルタの挿入損失と帯域外減衰量を測定した。その結果を表1に示す。

【0018】

【表1】

	I D T 対数(対)		挿入損失 (dB)	帯域外減衰量 (dB)
	第1の共振器	第2の共振器		
実施例1	150	100	3.4	66
比較例1	150	150	3.0	61
比較例2	100	100	4.0	66

表1および図3の結果によると、実施例1のフィルタ構成では、挿入損失は比較例1および比較例2のほぼ中間の挿入損失を示すが、帯域外減衰量は比較例2と同一であり、通過域内挿入損失が増えることを抑えつつ帯域外減衰量を大きくすることができ、良好な周波数特性を有する多段接続弾性表面波多重モードフィルタが得られた。

【0019】また、表1の結果は、第1の共振器のI D Tと第2の共振器のI D Tとの間で生じる水晶板を介しての容量結合が、I D T対数の少ない方によって支配されていることを示している。

【0020】

【発明の効果】本発明によれば、インダクタンスにより各端子をインピーダンス調整した帯域幅の広い多段接続弾性表面波多重モードフィルタにおいて、圧電基板上に設けられたI D Tと反射器とからなる第1および第2の共振器が異なった対数のI D Tを有するので、2つのI D T間に生じる圧電基板を介する容量性結合を対数の少ないI D Tに依存させることができる。その結果、通過域内挿入損失の増加を微量に抑えつつ帯域外減衰量を大きく改善する多段接続弾性表面波多重モードフィルタが

得られる。

【図面の簡単な説明】

【図1】実施例1の多段接続弾性表面波多重モードフィルタを示す図である。

【図2】多段接続弾性表面波多重モードフィルタの等価回路を示す図である。

【図3】多段接続弾性表面波多重モードフィルタの周波数特性を説明する図である。

【図4】I D T対数を変えた場合の多重モードフィルタの帯域外減衰量に関する実験結果を示す図である。

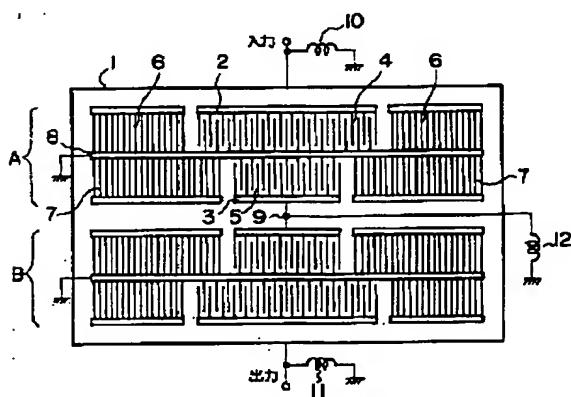
【図5】I D T対数を変えた場合の多重モードフィルタの挿入損失に関する実験結果を示す図である。

【図6】従来の多段接続弾性表面波多重モードフィルタを示す図である。

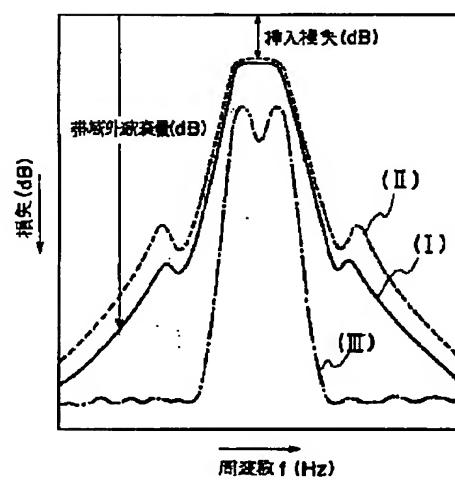
【符号の説明】

1………水晶基板、2、3………共振器、4、5………I D T、6、7………反射器、8………アースライン、9………接続ライン、10………入力端子の並列インダクタンス、11………出力端子の並列インダクタンス、12………段間接続ラインの並列インダクタンス。

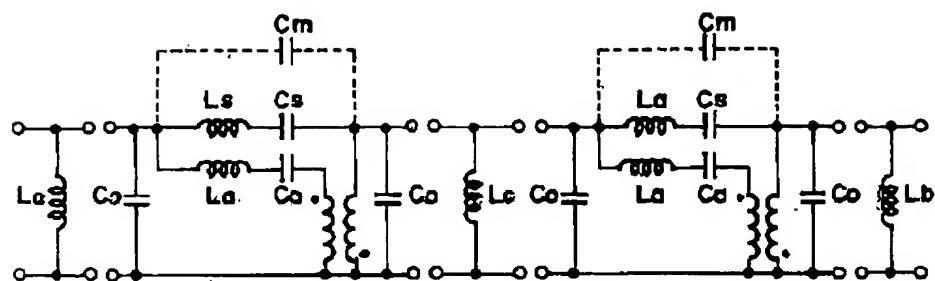
【図1】



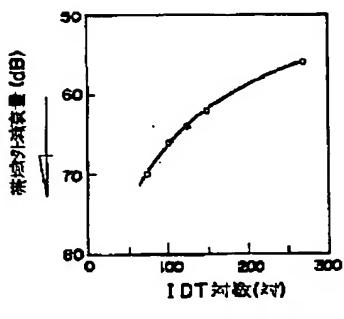
【図3】



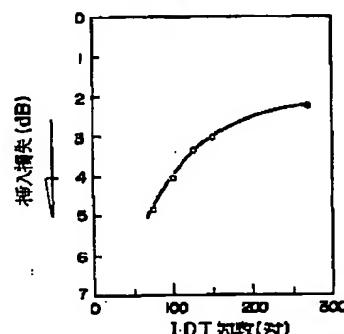
【図2】



【図4】



【図5】



【図6】

